

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-265651

(43)Date of publication of application : 11.10.1996

(51)Int.Cl.

H04N 5/335

(21)Application number : 07-066426

(71)Applicant : SONY CORP

(22)Date of filing : 24.03.1995

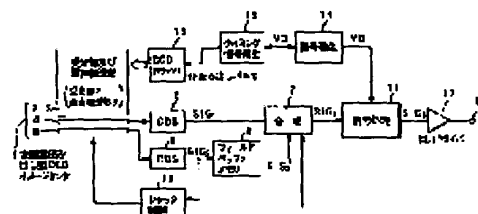
(72)Inventor : FUKUI HIROSHI

## (54) IMAGE PICKUP DEVICE

## (57)Abstract:

**PURPOSE:** To realize the improvement of the S/N by compressing remarkably a level of an output with respect to an incident light so as to obtain a wide dynamic range with respect to the incident light, to easily control a level compression rate and to set a CCD charge in a standard state higher.

**CONSTITUTION:** A full picture element read CCD image sensor 1 reads two image signals obtained at different signal charge storage times via a vertical transfer section 3 and two horizontal transfer sections 4 and provides an image signal for all picture elements for each field. A shutter control circuit 10 differentiates the signal charge storage time of the full picture element read type CCD image sensor 1. A synthesis circuit 7 synthesizes the two image signals.



## LEGAL STATUS

[Date of request for examination]

25.03.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

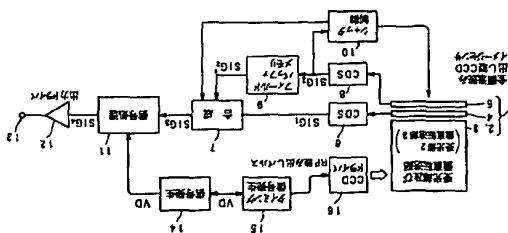
[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



【特許請求の範囲】

【請求項1】 信号電荷蓄積時間を異ならせて得た二つの画像信号を垂直転送部と二つの水平転送部を介して送り出し、フィールド毎に全画素分の上記画像信号を出力する固体撮像手段と、

上記固体撮像手段の上記信号電荷蓄積時間を異ならせるシャッタ制御手段と、

上記シャッタ制御手段によって上記信号電荷蓄積時間を異ならせて得た二つの画像信号を合成する合成手段とを備えることを特徴とする撮像装置。

【請求項2】 上記合成手段は、上記二つの画像信号の内、シャッタ制御手段のシャッタ制御がオフされて得られた一の画像信号に、シャッタ制御手段で信号電荷蓄積時間が短縮されて得られた他の画像信号を加算することとを特徴とする請求項1記載の撮像装置。

【請求項3】 上記合成手段は、上記二つの画像信号の内、シャッタ制御手段のシャッタ制御がオフされて得られた一の画像信号と、シャッタ制御で信号電荷蓄積時間が短縮されて得られた他の画像信号とを切り替えることを特徴とする請求項1記載の撮像装置。

【請求項4】 入射光を二つに分ける分光手段と、上記分光手段からの分光の一方から標準画像信号を得る第1の固体撮像手段と、

上記分光手段からの分光の他方に対して電子シャッタ制御に応じた信号電荷蓄積時間短縮処理を施し、圧縮画像信号を得る第2の固体撮像手段と上記第1の固体撮像手段の標準画像信号と上記第2の固体撮像手段の圧縮画像信号とを合成する合成手段とを備えることを特徴とする撮像装置。

【発明の詳細な説明】

【0001】 産業上の利用分野 本発明は、CCDイメージセンサ等の固体撮像素子を用いても実質的にダイナミックレンジが広くとれる撮像装置に関する。

【0002】

【従来の技術】 撮像装置は、カメラ一体型ビデオテープレコーダ（以下、VTRという。）やスチルビデオカメラ等のビデオカメラ部として広く使われている。このビデオカメラ部用の撮像装置には、CCDイメージセンサ等の固体撮像素子が用いられるようになった。

【0003】 この固体撮像素子は、例えば超微写真システムに比較してダイナミックレンジが狭い。このため、逆光時などの撮影時には再生画像上で画底レベルが著しく高くなったり、低くなったりする。

【0004】 このような場合、従来の撮像装置では、主被写体に対する露光量が適正になるように絞りを調節していた。しかし、絞りを調節するだけでは、主被写体に対応する適正な再生画像が得られたとしても、背景などにおいては、依然としていわゆる白とびなどが発生してしまうので、背景画像は白一色の画像になってしまう。

【0005】 このため、従来は、二一処理（knee）により、図16に示すように、標準光に対する出力を約1.0V<sub>pp</sub>の範囲内にレベル圧縮していた。すなわち、従来の固体撮像素子を用いた撮像装置では、図16の図軸に示す入射光が多くなると、縦軸に示した映像出力レベルが線形に増加してしまい、約1.0V<sub>pp</sub>内の範囲を越えた出力が存在してしまい画像が白一色になってしまうので、破綻で示すような二一処理によるレベル圧縮を行っていた。入射光に対する出力のレベルを圧縮して、入射光に対するダイナミックレンジを広くとることが考えられる。この二一処理によりレベル圧縮された画像信号は、標準光に対して最大4～5倍程度のダイナミックレンジとなる。

【0006】

【発明が解決しようとする課題】 ところで、近年では、ビデオカメラ分野でも高品質の画像が望まれ、広いダイナミックレンジが必要とされるようになり、上記二一処理による標準光を越えた出力のレベル圧縮によるダイナミックレンジの拡張だけでは、不十分となってきた。

【0007】 また、特殊効果画像の用途も広がっており、上記レベル圧縮を容易に制御することが望まれてきた。

【0008】 本発明は、上記実情に鑑みてなされたものであり、入射光に対する出力のレベルを大幅に圧縮して、入射光に対するダイナミックレンジを広くできると共に、圧縮比を容易に制御でき、かつ標準時のCCD電荷量を高めに設定できS/Nの向上を可能とする撮像装置の提供を目的とする。

【0009】

【課題を解決するための手段】 本発明に係る撮像装置は、上記課題を解決するために、信号電荷蓄積時間を異ならせて得た二つの画像信号を垂直転送部と二つの水平転送部を介して送り出し、フィールド毎に全画素分の上記画像信号を出力する固体撮像手段と、上記固体撮像手段の上記信号電荷蓄積時間を異ならせるシャッタ制御手段と、上記シャッタ制御手段によって上記信号電荷蓄積時間を異ならせて得た二つの画像信号を合成する合成手段とを備える。

【0010】 また、本発明に係る撮像装置は、上記課題を解決するために、入射光を二つに分ける分光手段と、上記分光手段からの分光の一方から標準画像信号を得る第1の固体撮像手段と、上記分光手段からの分光の他方に対して電子シャッタ制御に応じた信号電荷蓄積時間短縮処理を施し、圧縮画像信号を得る第2の固体撮像手段と上記第1の固体撮像手段の標準画像信号と上記第2の固体撮像手段の圧縮画像信号とを合成する合成手段とを備える。

【0011】

【作用】 本発明に係る撮像装置は、標準露光の画像信号と、電子シャッタ制御に応じた信号電荷蓄積時間が短縮

【0019】 シャッタ制御回路10は、全画素読み出し型CCDイメージセンサ1の信号電荷蓄積時間を電子シャッタ機能を用いて制御する。具体的には、シャッタ制御をオフにして標準の電荷蓄積時間による標準画像信号を得、シャッタ制御をオンにして電荷蓄積時間を短縮し、圧縮画像信号を得る。このため、CD S処理回路6から出力されるCD S画像信号S I G<sub>1</sub>は、標準露光のODDフィールド成分S I G<sub>o</sub>と短縮電荷蓄積時間のEVENフィールド成分S I G<sub>e</sub>に分けられている。また、CD S処理回路8から出力されるCD S画像信号S I G<sub>2</sub>は、標準露光のEVENフィールド成分S I G<sub>o</sub>と短縮電荷蓄積時間のODDフィールド成分S I G<sub>e</sub>に分けられている。

【0020】 フィールドバツファメモリ9は、CD S処理回路8の上記CD S画像信号S I G<sub>2</sub>を後述する書き込み、又は読み出しパルスに応じて書き込み、又は読み出す。

【0021】 合成回路7は、CD S処理回路6の出力であるCD S画像信号S I G<sub>1</sub>とフィールドバツファメモリ9のバツファ出力であるCD S画像信号S I G<sub>2</sub>を合成し、信号処理回路11に合成画像信号S I G<sub>3</sub>を供給する。

【0022】 信号処理回路11は、信号発生回路14からの垂直同期パルスVDと水平同期パルスHDに応じて合成回路7の合成信号S I G<sub>3</sub>にエンコーダ処理を施し、映像信号S I G<sub>4</sub>を取り出す。信号処理回路11の処理出力である映像信号S I G<sub>4</sub>は、出力ドライバ12を介して出力端子13から送出される。

【0023】 信号発生回路14の垂直同期パルスVDと水平同期パルスHDは、タイミング信号発生回路15にも供給される。タイミング信号発生回路15は、上記垂直同期パルスVDと水平同期パルスHDから全画素読み出し型CCDイメージセンサ1の読み出しパルスを生成し、CCDドライバ16を介して該全画素読み出し型CCDイメージセンサ1に供給する。

【0024】 以上が、第1の実施例の基本的な構成である。次に、この第1の実施例の動作について図3を参照しながら説明する。

【0025】 図3において、垂直同期パルス信号VDは、フィールド周波数（NTSC方式では60Hz、PAL方式では50Hzである。）を有するパルス信号であり、信号発生回路14から発生され、信号処理回路11及びタイミング信号発生回路15に供給される。図3のタイミング信号発生回路15により生成され、CCDドライバ16を介して全画素読み出し型CCDイメージセンサ1に供給される。

【0027】 シャッターコントロールパルスは、シャッタ制御回路10により生成される。このシャッターコントロールパルスは、全画素読み出し型CCDイメージ

ンサ1に入射する光に応じて、信号電荷蓄積時間を自動制御する。例えば、時間 $t_1$ 及び $t_2$ において、シャッタコントロールパルスがシャッタ制御回路10から出力されると、全画素読み出し型CCDイメージセンサ1の電荷蓄積時間は短縮される。この短縮電荷蓄積時間 $T_1$ で、全画素読み出し型CCDイメージセンサ1から読み出され、水平転送部4及び5からCDS処理回路6及びNフィールド成分 $s_{ig}$ 及びCDS画像信号 $S_{IG_i}$ のEVENフィールド成分 $s_{ig_e}$ 及びCDS画像信号 $S_{IG_e}$ のODDフィールド成分 $s_{ig_o}$ は、図3に示すように高輝度部が圧縮された信号となる。ここで、信号電荷の蓄積が終了してから読み出しパルスをPにによる読み出しが行われるので、画像信号 $s_{ig_e}$ 及び $s_{ig_o}$ は実時間に対して、1/60秒だけ遅延する。

[0028] 一方、時間 $t_1$ 及び $t_2$ において、信号電荷蓄積時間が短縮されず露光時間 $T_2$ で標準露光されたCDS画像信号 $S_{IG_i}$ のODDフィールド成分 $S_{IG_o}$ 及びCDS画像信号 $S_{IG_e}$ のEVENフィールド成分 $S_{IG_e}$ は、図3に示すように、制限のない標準露光のスルー画像信号となる。このスルー画像信号 $S_{IG_o}$ 及び $S_{IG_e}$ も実時間に対して、1/60秒だけ遅延する。

[0029] ここで、CDS処理回路8から出力される画像信号 $S_{IG_i}$ は、フィールドバップアモリ9に供給され、さらに1フィールド分(1/60秒)遅延され、図3に示すように、画像信号 $S_{IG_i}$ とされる。すなわち、高輝度部が圧縮されたODDフィールドの画像信号 $s_{ig_o}$ は、さらに遅延されて $s_{ig_o}$ となり、EVENフィールドのスルー画像信号 $S_{IG_e}$ は、 $S_{IG_e}$ となる。

[0030] CDS処理回路6から出力された画像信号 $S_{IG_i}$ とフィールドバップアモリ9から出力された画像信号 $S_{IG_e}$ は、合成回路7で合成され、図3に示すように、ODDフィールドの合成画像信号 $S_{IG_o}$ とEVENフィールドの合成画像信号 $S_{IG_e}$ からなるダイナミックレンジの広げられた合成画像信号 $S_{IG_i}$ とされる。このダイナミックレンジの広げられた合成画像信号 $S_{IG_i}$ には、信号処理回路11によるエンコーダ処理が施され、ダイナミックレンジの広い映像信号 $S_{IG}$ が出力ドライバ12を介して出力端子13から出てくる。

[0031] 次に、シャッタ制御回路10の詳細について説明する。

[0032] シャッタ制御回路10は、全画素読み出し型CCDイメージセンサ1の信号電荷蓄積時間を電子シャッタ機構を用いて制御する。実際には、シャッタ制御回路10は、シャッターコントロールパルスを生じ、全画素読み出し型CCDイメージセンサ1に供給する。このため、全画素読み出し型CCDイメージセンサ1は、信号電荷蓄積時間の異なる少なくとも二つの画像信

号 $S_{IG_o}$ と $s_{ig_e}$ 、及び $S_{IG_e}$ と $s_{ig_o}$ を得ることができる。このシャッタ制御回路10は、図4に示すように、入力端子20から供給される上記画像信号 $S_{IG_i}$ を増幅器21で増幅し、 جریان回路22で整流してからバップア23を介して、演算増幅器24の負端子に入力させる。演算増幅器24の正端子には、可変電圧が供給される。演算増幅器24の演算出力は、演算増幅器25の正端子に供給される。この演算増幅器25の負端子26には、図5の(C)に示すような信号が供給されているので、図5の(D)に示すようなシャッタパルスゲート信号と図5の(B)に示すシャッタパルスとのNANDをとリ、図5の(E)に示すシャッターコントロールパルスを生成し、出力端子29から、全画素読み出し型CCDイメージセンサ1に供給する。このようにすれば、入射光に応じて露光を自動制御することができ、このシャッタ制御回路10は、標準光に対して約200倍の入射光までの情報を同一信号レベルに自動圧縮することになる。なお、図5の(A)には、垂直同期パルスVVDを示しておく。また、このシャッタ制御回路10は、マイクロコンピュータによって構成されてよい。

[0033] 次に、合成回路7の詳細について説明する。

[0034] 合成回路7は、上述したように、CDS処理回路6の出力であるCDS画像信号 $S_{IG_i}$ とフィールドバップアモリ9のバップア出力である画像信号 $S_{IG_e}$ を合成する。この合成回路7の回路構成としては、図6に示す信号加算タイプ、図7に示す信号比較タイプと、これらの組み合わせが考えられる。

[0035] 先ず、図6に示す信号加算タイプについて図9の波形成図を参照しながら説明する。標準露光で得た画像信号 $S_{IG_i}$ は、増幅器30を介してトランジスタ $Q_1$ 及び $Q_2$ で構成されるNAM回路に供給される。このNAM回路は、画像信号 $S_{IG_i}$ にホワイトクリップ処理を施す。ホワイトクリップ処理が施された後の画像信号には、入射高輝度光に応じてシャッタによる圧縮をかけた画像信号 $S_{IG_i}$ が、増幅器31を介して加算される。そして、トランジスタ $Q_2$ のコレクタから合成画像信号 $S_{IG_i}$ が出力される。ここで、トランジスタ $Q_1$ のベースには、バイアス電圧 $V_b$ が供給され、トランジスタ $Q_2$ のベースには画像信号 $S_{IG_i}$ のホワイトクリップDCC電圧が供給される。従来、CDS素子の最大飽和電荷量の割合で、標準光の4〜5倍以上の明るさの情報と全てクリップして消えてしまっていたが、この信号加算タイプの合成回路7によれば、200倍位まで情報として残るため、ダイナミックレンジを広くとれる。なお、ホワイトクリップポイントには、入射光情報、画がらなどにより自由に設定できるようにすれば、最適圧縮

出力する二つの画像信号を合成する合成処理回路4とを備えてなる。

[0041] 分光器41によって分けられた一方の分光 $L_1$ は、CCDイメージセンサ42に供給される。CCDイメージセンサ42は、1フィールド毎に画像信号を出力するような周知の汎用型のCCDであるので詳しく説明を省略する。CCDイメージセンサ42で得られた画像信号は、CDS処理回路44に供給され、S/A等

の読込分が除去される。CDS処理回路44の出力信号であるCDS画像信号 $S_{IG_i}$ は、合成回路46に供給される。

[0042] 分光器41によって分けられた他の分光 $L_2$ は、CCDイメージセンサ43に供給される。CCDイメージセンサ43も1フィールド毎に画像信号を出力するような周知の汎用型のCCDであるので説明を省略する。ただし、このCCDイメージセンサ43は、後述するシャッタ制御回路47により、信号電荷蓄積時間が制御される。このCCDイメージセンサ43で得られた画像信号は、CDS処理回路45に供給され、ノイズ成分が除去される。CDS処理回路45の出力信号である画像信号 $S_{IG_e}$ は、合成回路46に供給され、共に、シャッタ制御回路47にも供給される。

[0043] 合成回路46は、CDS処理回路44からのCDS画像信号 $S_{IG_i}$ と、CDS処理回路45からのCDS画像信号 $S_{IG_e}$ を合成し、信号処理回路48に合成画像信号 $S_{IG_i}$ を供給する。

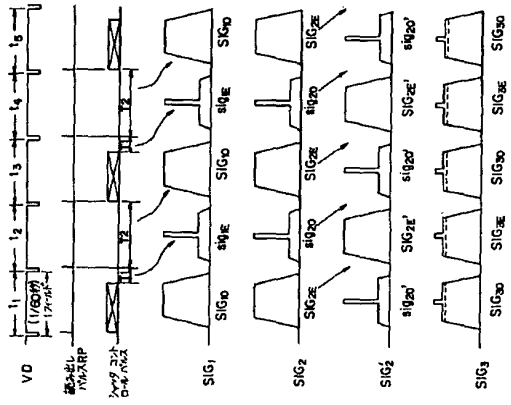
[0044] 信号処理回路48は、信号発生回路51からの垂直同期パルスVVDと水平同期パルスHVDに応じて合成回路46の合成信号 $S_{IG_i}$ にエンコーダ処理を施し、映像信号 $S_{IG_i}$ を取り出す。信号処理回路48の処理出力である映像信号 $S_{IG_i}$ は、出力ドライバ14を介して出力端子50から導出される。

[0045] 信号発生回路51の垂直同期パルスVVDと水平同期パルスHVDは、タイミング信号発生回路52にも供給される。タイミング信号発生回路52は、上記垂直同期パルスVVDと水平同期パルスHVDからCCDイメージセンサ42及び43の読み出しパルスを生成し、CCDドライバ53及び54を介して載CCDイメージセンサ42及び43に供給する。

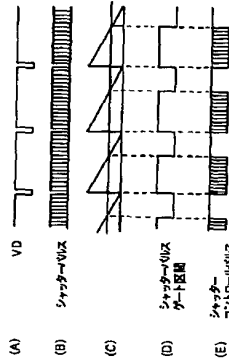
[0046] ここで、シャッタ制御回路47は、CCDイメージセンサ43の信号電荷蓄積時間を電子シャッタ機能を用いて制御する。実際には、シャッタ制御回路47は、シャッターコントロールパルスを生成し、CCDイメージセンサ43に供給する。このため、CCDイメージセンサ43は、信号電荷蓄積時間が短縮された圧縮画像信号 $S_{IG_i}$ を得ることができ、このシャッタ制御回路47は、基本的に上記図4に示した構成と同様であるので、説明を省略する。また、合成回路46の構成も上述した合成回路7と同様であるので、説明を省略する。



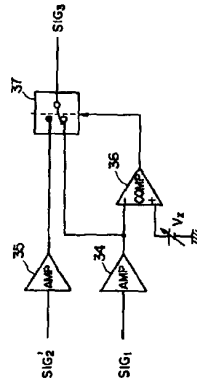
【図3】



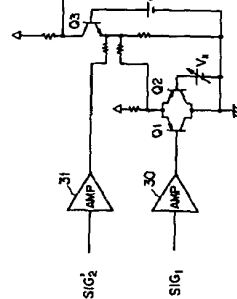
【図5】



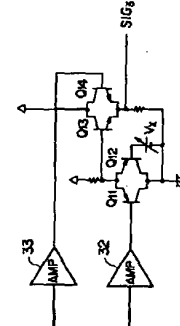
【図8】



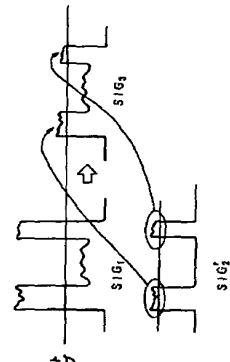
【図6】



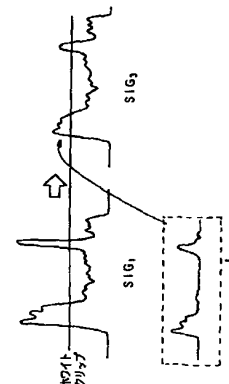
【図7】



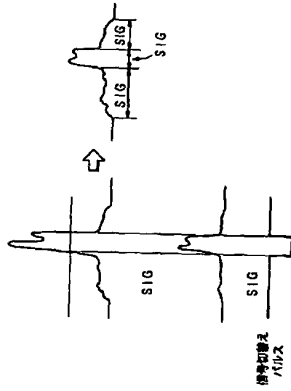
【図10】



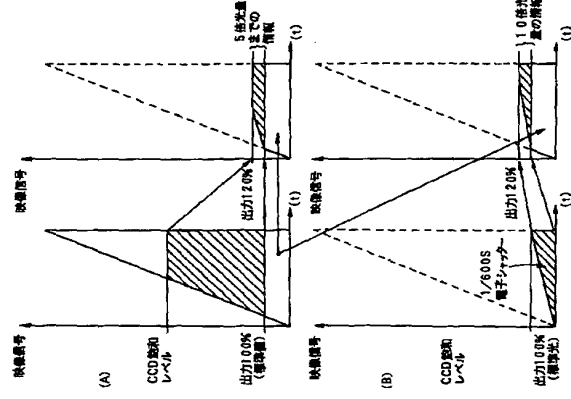
【図9】



【図11】



【図12】



【図13】

